

REGISTRO SINTETICO DELLE LEZIONI

- 01.I.1/ore 1-2 – Martedì 27 settembre 2016 (2 ore) ♣ Anatomia di un sistema di elaborazione
- 02.I.2/ore 3-5 – Giovedì 29 settembre 2016 (3 ore) ♣ Architettura, organizzazione, tecnologia
- 03.II.1/ore 6-7 – Martedì 4 ottobre 2016 (2 ore) ♣ Memoria: indirizzi, dati, controlli, organizzazione
- 04.II.2/ore 8-10 – Giovedì 6 ottobre 2016 (3 ore) ♣ Banco di memoria, porte logiche elementari, decoder
- 05.III.1/ore 11-12 – Martedì 11 ottobre 2016 (2 ore) ♣ Funzioni booleane: forme canoniche
- 06.III.2/ore 13-15 – Giovedì 13 ottobre 2016 (3 ore) ♣ Multiplexer, comparatore, sommatore a due bit
- 07.IV.1/ore 16-17 – Martedì 18 ottobre 2016 (2 ore) ♣ ROM, funzione incremento, sommatore ripple carry
- 08.IV.2/ore 18-20 – Giovedì 20 ottobre 2016 (3 ore) ♣ Somma di interi con segno
- 09.V.1/ore 21-22 – Martedì 25 ottobre 2016 (2 ore) ♣ Arithmetic-Logic Unit (ALU)
- 10.V.2/ore 23-25 – Giovedì 27 ottobre 2016 (3 ore) ♣ Latch e flip-flop, macchine sequenziali
- 11.VI.1/ore 26-28 – Giovedì 3 novembre 2016 (3 ore) ♣ Progetto “monoblocco” di reti sequenziali
- 12.VII.1/ore 29-30 – Martedì 8 novembre 2016 (2 ore) ♣ Registri (di stato, dati, contatori, a scorrimento)
- 13.VII.2/ore 31-33 – Giovedì 10 novembre 2016 (3 ore) ♣ Macchina per la moltiplicazione di interi
- 14.VIII.1/ore 34-35 – Martedì 15 novembre 2016 (2 ore) ♣ Progetto PO+PC. Esercizio d’esame: calcolo del MCD
- 15.VIII.2/ore 36-38 – Giovedì 17 novembre 2016 (3 ore) ♣ Turing, macchine dedicate e universali
- 16.IX.1/ore 39-40 – Martedì 22 novembre 2016 (2 ore) ♣ Prestazioni, RISC vs CISC
- 17.IX.2/ore 41-43 – Giovedì 24 novembre 2016 (3 ore) ♣ Codifica ed esecuzione delle istruzioni
- 18.X.1/ore 44-45 – Martedì 29 novembre 2016 (2 ore) ♣ Fetch delle istruzioni
- 19.XI.1/ore 46-48 – Giovedì 1° dicembre 2016 (3 ore) ♣ Modello di programmazione 8086
- 20.XII.1/ore 49-50 – Martedì 6 dicembre 2016 (2 ore) ♣ Assembler 8086
- 21.XIII.1/ore 51-52 – Martedì 13 dicembre 2016 (2 ore) ♣ Stack e sottoprogrammi, Chip DRAM
- 22.XIII.2/ore 53-54 – Giovedì 15 dicembre 2016 (2 ore) ♣ Gerarchie di memoria, cache, esercizio d’esame
- 23.XIV.1/ore 55-56 – Martedì 20 dicembre 2016 (2 ore) ♣ Esercitazione d’esame facoltativa
- 24.XIV.2/ore 57-59 – Giovedì 22 dicembre 2016 (3 ore) ♣ Esercitazione d’esame facoltativa