

CORSO DI LAUREA IN INGEGNERIA INFORMATICA

Calcolatori Elettronici — a.a. 2016–2017

Compito del 28 giugno 2017

Cognome e Nome dello studente: _____

Reti Logiche Progettare (con il metodo “parte operativa & parte di controllo”) una macchina sequenziale sincrona che, dati in ingresso un intero $0 < m < 256$ e due interi $z_0 \in \{0, m-1\}$ e $k \in \{1, m-1\}$, produca in uscita la sequenza di interi $\{z_t\}$, $t = 1, 2, \dots$ secondo il seguente algoritmo:

0. $t \leftarrow 0$
1. $t \leftarrow t + 1$; $z_t = z_{t-1} + k$
2. if $z_t \geq m$ then $z_t \leftarrow z_t - m$
3. if $z_t = z_0$ then stop, else goto 1

Oltre alla sequenza $\{z_t\}$, la macchina deve fornire in uscita, al termine dell’esecuzione, il numero n di interi generati. Ad esempio, con $m = 15$, $z_0 = 4$ e $k = 6$ la macchina produce la sequenza $\{z_t\} = 10, 1, 7, 13, 4$ e termina ponendo in uscita $n = 5$. (I) Disegnare la parte operativa della macchina; (II) Disegnare il diagramma degli stati della parte di controllo; (III) Disegnare lo schema a blocchi delle due parti della macchina e delle loro connessioni, evidenziando clock, ingressi e uscite, segnali di condizione e di controllo; (IV) Indicare l’andamento temporale delle variabili in gioco per $m = 21$, $z_0 = 4$, $k = 9$; (V) Realizzare l’hardware della parte di controllo con la tecnica “registro di stato e multiplexer”.

Microprocessore Un microprocessore byte addressable a singolo bus interno con dati e indirizzi a 16 bit, annovera nel suo instruction set l’istruzione

`check_if_zero <location> .`

L’istruzione controlla se la cella di memoria `<location>` contiene un valore 0, nel qual caso scrive nella cella il valore 1 e pone a 1 il flag ZF. Se invece la cella contiene un valore diverso da zero, l’istruzione pone semplicemente ZF a 0. La cella `<location>` è esprimibile con modo di indirizzamento diretto di memoria, indiretto di registro (il microprocessore ha 8 registri utilizzabili allo scopo), e base & indice (la base essendo specificabile sia con indirizzamento diretto di memoria che indiretto di registro).

Dopo aver disegnato la sezione di parte operativa strettamente necessaria, fornire una codifica plausibile dell’istruzione e disegnare l’automa di controllo ad essa relativo. Indicare il numero di cicli macchina necessari all’esecuzione dell’istruzione al variare del contenuto della cella e dei modi di indirizzamento possibili.