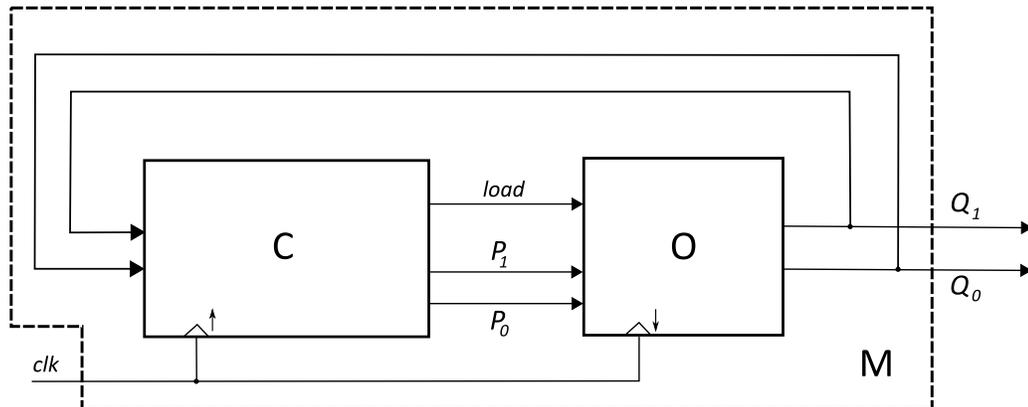


**Compito del 14 giugno 2017**

Cognome e Nome dello studente: \_\_\_\_\_

**Reti Logiche** La macchina autonoma  $M$  in figura è composta da una parte di controllo  $C$  ed una parte operativa  $O$ , che commutano rispettivamente sui fronti di salita e di discesa del clock, e sono dotate entrambe di due bit di stato.  $O$  è un contatore ‘up’ con possibilità di caricamento sincrono attraverso gli ingressi  $load$  e  $P_1P_0$ .  $C$  è una macchina di Mealy che legge le uscite  $Q_1Q_0$  di  $O$ , e ne pilota gli ingressi, controllando quindi la sequenza di uscita dell’intera macchina  $M$ .

Progettare  $C$  in modo che la sequenza di uscita (periodica, di periodo 9) di  $M$  sia  $Q_1Q_0 = \dots 00, 01, 10, 11, 01, 10, 11, 10, 11, \dots$ , e che lo stato iniziale di  $O$  sia determinato da  $C$ . Fornire lo schema temporale del funzionamento di  $M$ .



**Microprocessore** Un microprocessore byte addressable a singolo bus interno con dati e indirizzi a 16 bit, annovera nel suo instruction set l’istruzione di “salto vettorizzato”

JMPV <vect>[k]

che salta all’indirizzo contenuto nell’elemento  $k$  del vettore di indirizzi <vect>. Ad esempio, `JMPV ind_salto[7]` pone nel PC l’indirizzo contenuto nell’ottavo elemento (sedicesimo e diciassettesimo byte) di `ind_salto`. <vect> è espresso con modo di indirizzamento diretto di memoria o indiretto di registro (il microprocessore ha 8 registri utilizzabili allo scopo). La costante  $k$  è un intero tra 0 e 255.

Dopo aver disegnato la sezione di parte operativa strettamente necessaria, fornire una codifica plausibile dell’istruzione e disegnare l’automa di controllo ad essa relativo. Indicare il numero di cicli macchina necessari all’esecuzione dell’istruzione al variare dei modi di indirizzamento possibili.